

**Perancangan dan Analisis Gerbang Logika Dasar dengan Menggunakan SIMULINK pada MATLAB****Fadilah<sup>1</sup>, Sofiah<sup>2</sup>, M. Hafiz Haikal<sup>3</sup>, Eko Ariyanto<sup>4</sup>**<sup>1,2,3</sup>*Program Studi Teknik Elektro, Fakultas Teknik, Universitas Muhammadiyah Palembang*<sup>4</sup>*Program Studi Teknik Kimia, Fakultas Teknik, Universitas Muhammadiyah Palembang*[diilaahfaa@gmail.com](mailto:diilaahfaa@gmail.com)<sup>1</sup>, [sofikeran@gmail.com](mailto:sofikeran@gmail.com)<sup>2</sup>, [hafizhaikalmuhammad06@gmail.com](mailto:hafizhaikalmuhammad06@gmail.com)<sup>3</sup>, [eko\\_ariyanto@um-palembang.ac.id](mailto:eko_ariyanto@um-palembang.ac.id)<sup>4</sup>*Received 08 November 2024 | Revised 09 Januari 2025 | Accepted 20 Februari 2025***ABSTRAK**

Teknologi digital menjadi dasar bagi berbagai teknologi modern yang inamis dan terus berkembang. Secara fundamental, rekayasa digital mencakup beberapa konsep penting, termasuk gerbang logika, flip-flop, system bilangan, dan aritmatika biner. Aplikasi rekayasa digital sangat luas. Gerbang logika dasar seperti AND, OR, NOT, NAND, NOR, XOR, dan XNOR memiliki peran yang sangat fundamental dalam desain system digital. Penelitian ini bertujuan untuk meningkatkan pemahaman, efisiensi, dan kinerja system digital melalui pemodelan dan analisis menggunakan Simulink. Simulink digunakan untuk merancang model representatif dari gerbang logika dasar. Dengan melakukan simulasi untuk memvalidasi operasi dan respons gerbang logika, analisis dapat dilakukan untuk mengukur waktu respons, stabilitas, dan toleransi terhadap gangguan. Dengan mengombinasikan pendekatan pemodelan menggunakan Simulink dengan analisis kinerja, penelitian ini diharapkan dapat memberikan kontribusi yang signifikan dalam pengembangan sistem digital yang lebih canggih dan andal di masa depan.

*Kata kunci: Gerbang Logika Dasar, Simulink (MATLAB), Teknik Digital*

Digital technology serves as the foundation for various modern technologies that are dynamic and continuously evolving. Fundamentally, digital engineering encompasses several essential concepts, including logic gates, flip-flops, number systems, and binary arithmetic. The applications of digital engineering are vast. Basic logic gates such as AND, OR, NOT, NAND, NOR, XOR, and XNOR play a highly fundamental role in digital system design. This research aims to enhance the understanding, efficiency, and performance of digital systems through modeling and analysis using Simulink. Simulink is employed to design representative models of basic logic gates. By conducting simulations to validate the operation and response of logic gates, analysis can be performed to measure response time, stability, and tolerance to disturbances. By combining the Simulink modeling approach with performance analysis, this research is expected to make a significant contribution to the development of more advanced and reliable digital systems in the future.

**Keywords:** Basic Logic Gates, Simulink (MATLAB), Digital Engineering

**I. PENDAHULUAN**

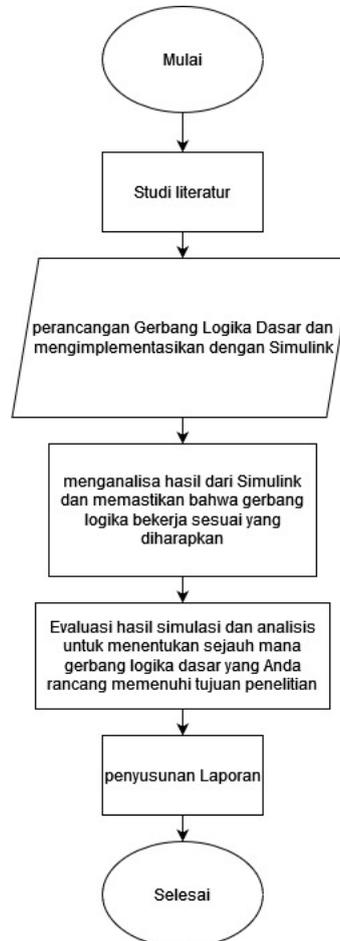
Teknik Digital merupakan cabang ilmu Teknik yang berfokus pada desain, analisis dan implementasi sistem yang menggunakan sinyal, digital untuk memproses informasi. Teknik ini mencakup berbagai bidang seperti elektronik, komunikasi dan computer. System digital menggunakan dua level tegangan yang dipresentasikan dalam informasi biner (1 dan 0), yang menjadi dasar operasi perangkat digital. Perkembangan teknik digital dapat ditelusuri dimulai dari awal abad 20 dengan penemuan transistor oleh John Bardeen, Walter Brattain, William Shockley pada tahun 1947. Pada prinsipnya Teknik digital meliputi beberapa konsep penting yaitu gerbang logika, Flip-Flop, Sistem Bilangan dan Aritmatika Biner. Dalam mengaplikasikannya Teknik Digital memiliki aplikasi yang luas seperti contoh dalam bidang telekomunikasi sebagai pengolah sinyal digital untuk transmisi data melalui jaringan, dalam bidang Otomasi Industri sebagai sistem Kontrol Digital untuk produksi dan manufaktur. Dan lain sebagainya. Teknik digital merupakan salah satu bidang yang sangat dinamis dan terus berkembang, dan mempengaruhi hampir setiap aspek kehidupan modern. Sehingga Teknik digital menjadi peran penting dalam inovasi dan pengembangan teknologi baru.

Gerbang logika merupakan dasar pembentukan system digital yang terdiri atas dua atau lebih masukan berupa tegangan tinggi (*High*) dan rendah (*Low*) yang dioperasikan dengan bilangan biner (alhibarsyah & Sari, 2023). MATLAB adalah platform pemrograman yang menggunakan bahasa berbasis matriks sehingga umumnya digunakan untuk menganalisis data, membuat algoritma, serta menciptakan pemodelan dan aplikasi. Aplikasi ini juga sering dimanfaatkan untuk mengembangkan *deep learning*, *machine learning* dan hal-hal terkait lainnya (Firmansyah, Gelen, Nugroho & Ariwibowo, 2022). Simulink Matlab telah digunakan secara luas dalam berbagai bidang Teknik untuk pemodelan dan simulasi. Namun, penelitian khusus mengenai penggunaannya untuk gerbang logika dasar masih terbatas. Maka dalam penelitian ini Penulis menggunakan Simulink MATLAB sebagai alat pemodelan dan simulasi untuk meningkatkan pemahaman melalui visualisasi dan simulasi interaktif (Dalimunthe, Affandi, & Dodi Suryanto, 2021).

## II. METODE PENELITIAN

Metode penelitian yang digunakan untuk perancangan dan Analisa Gerbang Logika Dasar dengan menggunakan Simulink pada Matlab, digunakan adalah dengan metode simulasi menggunakan Simulink pada MATLAB. Penerapan metode ini dengan melihat paramete-parameter pada gerbang logika dasar yang terdapat pada tabel kebenaran.

Adapun Langkah-langkah dalam penelitian ini mengikuti urutan yang ditunjukkan dalam Gambar 1 di bawah ini.



**Gambar 1. Diagram Alir Penelitian**

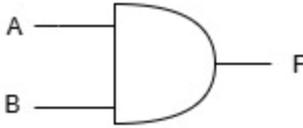
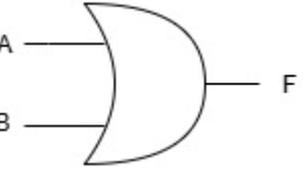
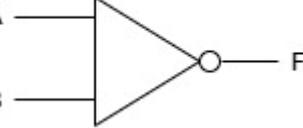
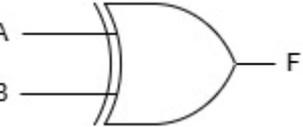
### A. Tabel Kebenaran

Tabel Kebenaran (*truth table*) merupakan tabel yang menunjukkan pengaruh pemberian level logika pada input suatu rangkaian logika terhadap keadaan level logika outputnya (Muchlas, 2020).

### B. Gerbang Logika Dasar

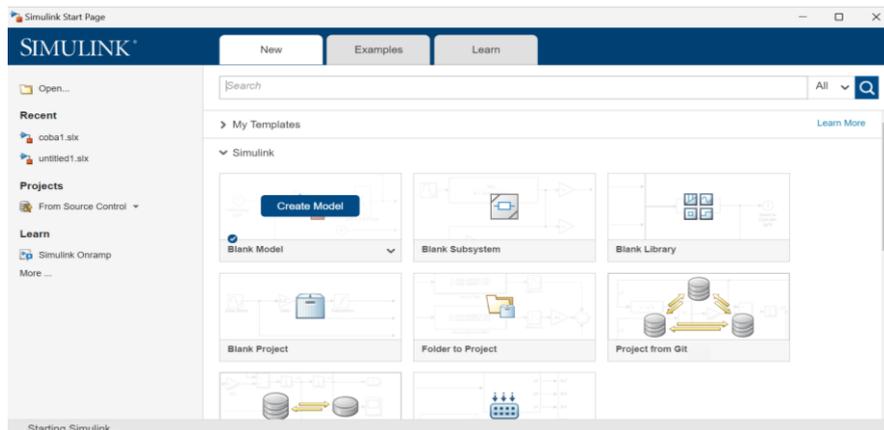
Sistem digital disusun oleh tiga gerbang logika dasar yaitu gerbang AND, OR dan NOT, sedangkan 4 gerbang logika lainnya dapat dibangun dari gerbang-gerbang dasar ini, yaitu gerbang NAND, NOR, dan XOR (Salahuddin & Fadhli, 2022). Gerbang logika beroperasi berdasarkan logika biner yang diimplementasikan ke dalam blok fundamental dalam desain rangkaian digital. Gerbang logika bekerja berdasarkan prinsip logika Boolean yang memproses satu atau lebih input sinyal biner untuk menghasilkan satu output biner (Karris, 2007). Tabel 1 dibawah menunjukkan simbol dan tabel kebenaran Gerbang logika.

**Tabel 1. Simbol dan Tabel Kebenaran Gerbang Logika**

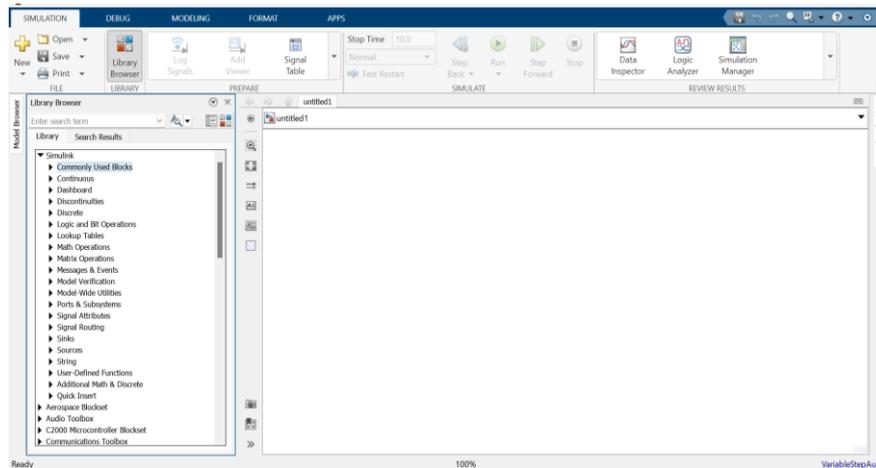
No	Nama Gerbang	Simbol Gerbang	Fungsi Boolean	Tabel Kebenaran																		
1.	AND		$F = A \cdot B$	<table border="1"> <thead> <tr> <th colspan="2">Input</th> <th>Output</th> </tr> <tr> <th>A</th> <th>B</th> <th>F</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	Input		Output	A	B	F	0	0	0	0	1	0	1	0	0	1	1	1
Input		Output																				
A	B	F																				
0	0	0																				
0	1	0																				
1	0	0																				
1	1	1																				
2.	OR		$F = A + B$	<table border="1"> <thead> <tr> <th colspan="2">Input</th> <th>Output</th> </tr> <tr> <th>A</th> <th>B</th> <th>F</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	Input		Output	A	B	F	0	0	0	0	1	1	1	0	1	1	1	1
Input		Output																				
A	B	F																				
0	0	0																				
0	1	1																				
1	0	1																				
1	1	1																				
3.	NOT		$B = \bar{A}$	<table border="1"> <thead> <tr> <th>Input</th> <th>Output</th> </tr> <tr> <th>A</th> <th>B</th> </tr> </thead> <tbody> <tr> <td>1</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> </tr> </tbody> </table>	Input	Output	A	B	1	0	0	1										
Input	Output																					
A	B																					
1	0																					
0	1																					
4.	XOR		$F = A \oplus B$	<table border="1"> <thead> <tr> <th colspan="2">Input</th> <th>Output</th> </tr> <tr> <th>A</th> <th>B</th> <th>F</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	Input		Output	A	B	F	0	0	0	0	1	1	1	0	1	1	1	0
Input		Output																				
A	B	F																				
0	0	0																				
0	1	1																				
1	0	1																				
1	1	0																				

**C. Simulink/MATLAB**

Sebagai sebuah system Matlab tersusun dalam 5 bagian (Parinduri & Hutagalung, 2018). Simulink merupakan *Visual Interface* yang di desain untuk membangun model system menjadi *Intuitive*. Untuk menyelesaikan persamaan secara numerik dapat dibangun dengan menggunakan *graphical interface*. Model pada Simulink berisi Blok Sinyal dan *annotation* (Peasley 2018). Gambar dibawah menunjukkan tampilan awal Simulink. Selanjutnya untuk membangun gerbang logika pada Simulink dapat di pilih *Create Model* untuk membuka halaman baru seperti yang ditunjukkan pada gambar 2.



**Gambar 2. Tampilan Home Simulink pada MATLAB**

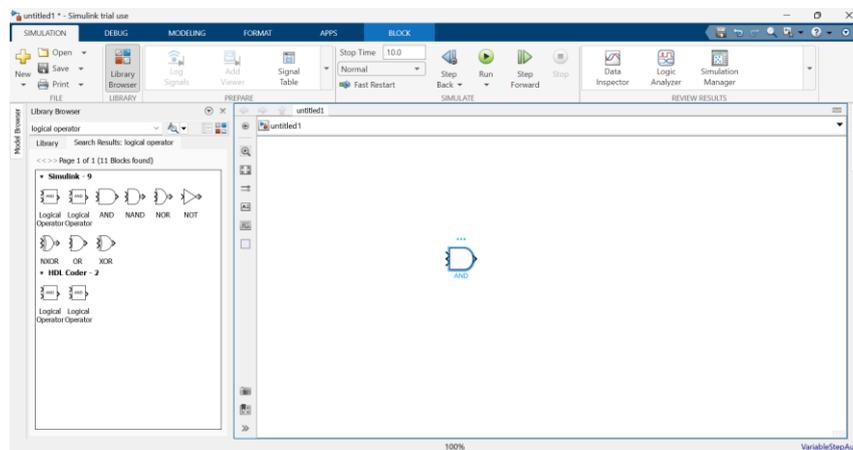


Gambar 3. Home > Library Browser Simulink

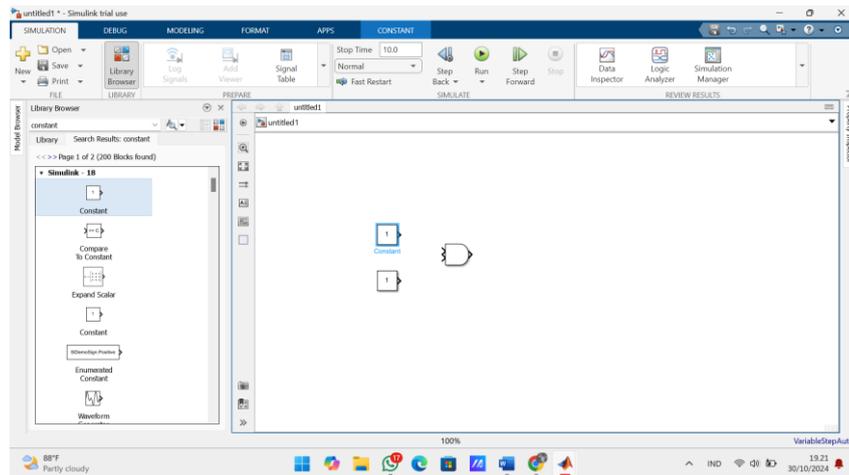
Pada Gambar 3 menampilkan *Windows* pada Simulink, pada bagian *home* di laman *windows* terdapat pilihan *library browser*. *Library Browser* berisikan sekumpulan algoritma-algoritma komputasi dasar termasuk di dalamnya gerbang logika. Untuk membangun gerbang logika dibutuhkan komponen berupa *Input* berupa bilangan Konstanta (*Constant*), gerbang logika sebagai pemroses, dan *Output* berupa *display* yang akan menunjukkan hasil *output*. Komponen-komponen tersebut terdapat dalam *Library Browser*.

Untuk memperoleh blok gerbang logika di dalam *Library Browser* pilih *Commonly Used Bloks* kemudian pilih *Logical Operator* dan pilih gerbang yang akan digunakan seperti yang ditunjukkan pada gambar 4. Untuk input dan output dapat diperoleh pada *Library Browser* kemudian pilih Simulink dilanjutkan dengan memilih input berupa *Constant* dan Output berupa *display* seperti yang ditunjukkan pada gambar 5 dan gambar 6.

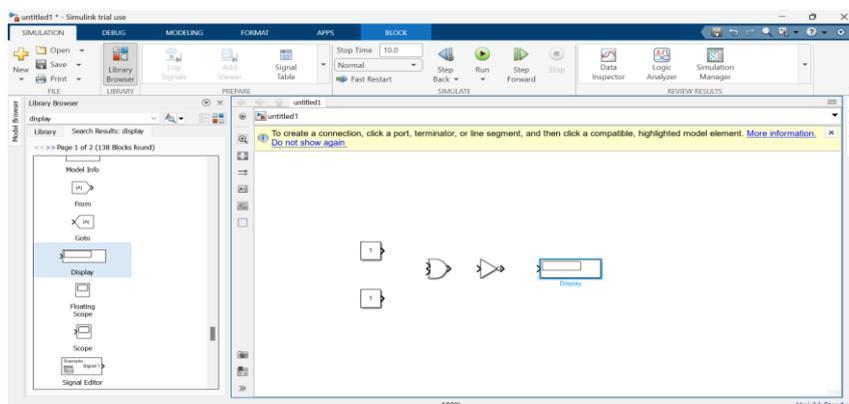
Pada nilai Input pada blok *Constant* dapat diubah sesuai dengan nilai inputan yang digunakan, maka untuk mengubah nilai input dapat dilakukan dengan *double klik* pada blok *Constant* akan tampil *Block parameters: Constant* dilanjutkan dengan mengganti nilai *Constant Value* dengan nilai 1 atau 0, sesuai kondisi Input. Seperti yang ditunjukkan pada gambar 7.



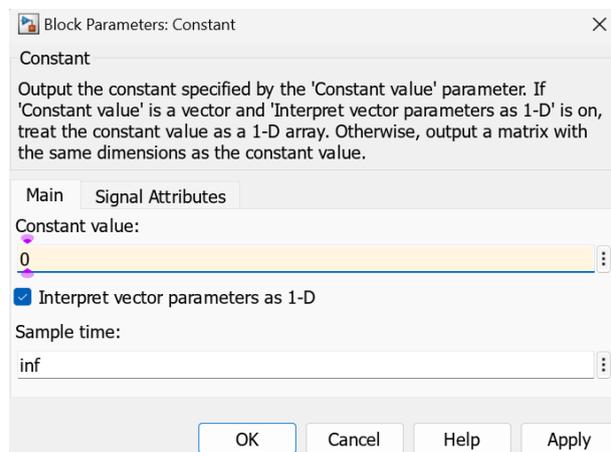
Gambar 4. Tampilan Logical Operator Library Browser



Gambar 5. Tampilan Library Browser > Simulink > Constant



Gambar 6. Tampilan Library Browser > Simulink > Display

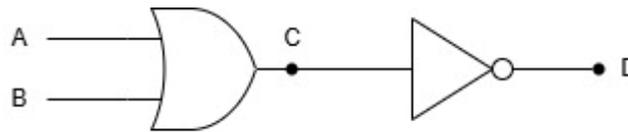


Gambar 7. Tampilan Block Parameters: Constant

Komponen-komponen yang digunakan tersebut dapat langsung di pilih atau dipindahkan ke halaman editor pada Simulink yang berada di sisi sebelah kanan windows dilanjutkan dengan menghubungkan tiap-tiap komponen mengikuti model yang akan dibangun.

#### D. Kombinasi 2 Gerbang Logika

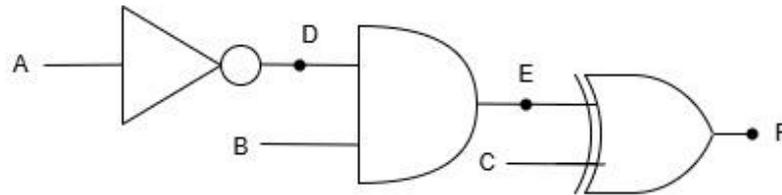
Pada pengujian dengan menggunakan kombinasi 2 gerbang logika dilakukan dengan kombinasi gerbang OR dan NOT seperti ditunjukkan pada gambar 8. Dari gambar terdapat 2 input A dan B dengan C adalah output dari operasi gerbang OR dan D merupakan output dari operasi gerbang NOT,



Gambar 8. Rangkaian Kombinasi 2 Gerbang Logika

**E. Kombinasi 3 Gerbang Logika**

Pada pengujian dengan menggunakan kombinasi 3 gerbang logika dilakukan dengan kombinasi gerbang NOT, AND, dan XOR seperti ditunjukkan pada gambar 9. Dari gambar terdapat 3 input A, B, dan C, dengan output D yang merupakan hasil operasi gerbang NOT, E output dari operasi gerbang AND dan F output dari operasi gerbang XOR.



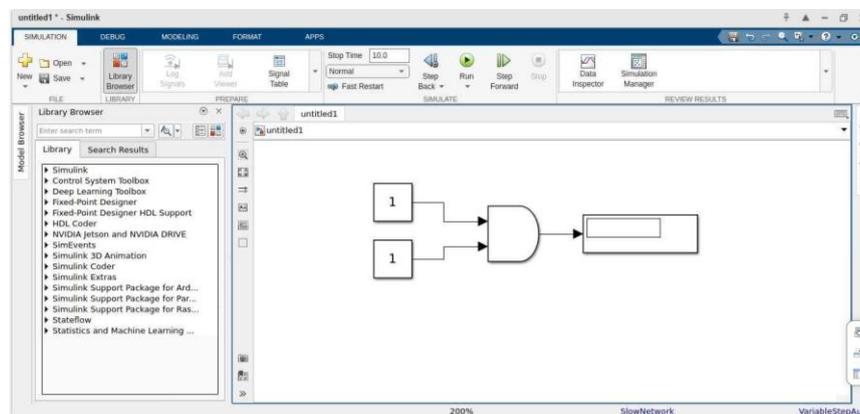
Gambar 9. Rangkaian Kombinasi 3 Gerbang Logika

**III. HASIL DAN PEMBAHASAN**

**A. Pengujian Model gerbang Logika Pada Simulink**

**1. Gerbang Logika AND**

Pada Simulink selanjutnya dibangun model gerbang logika AND, sehingga pada *Library Browser* dapat dipilih *Logical Operator* berupa gerbang logika AND, seperti yang ditunjukkan pada gambar 10. Dilanjutkan dengan melakukan uji coba dengan memberikan variasi input sesuai jumlah inputannya dalam hal ini input yang diberikan berjumlah 2 sehingga diperoleh 4 variasi inputan.

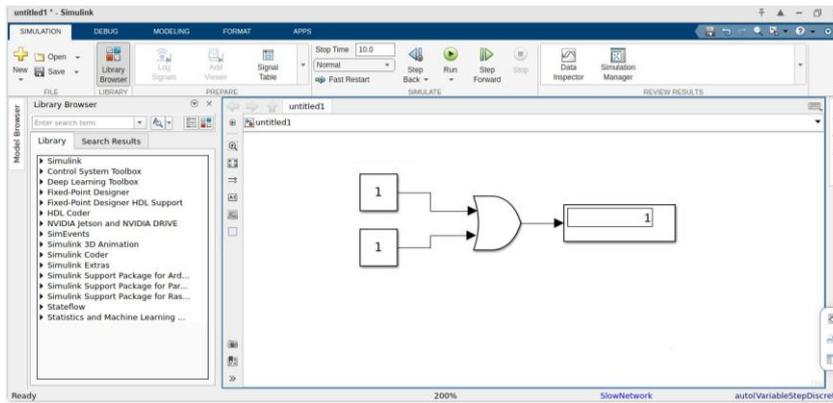


Gambar 10. MATLAB SIMULINK – Model Gerbang Logika AND

Dengan Simulink diperoleh hasil keluaran dapat sesuai dengan teorema gerbang logika Dasar berupa gerbang AND dimana nilai output akan bernilai 1 (*high*) dan output akan bernilai 0 (*low*) ketika salah satu atau kedua input bernilai 0 (*low*).

**2. Gerbang Logika OR**

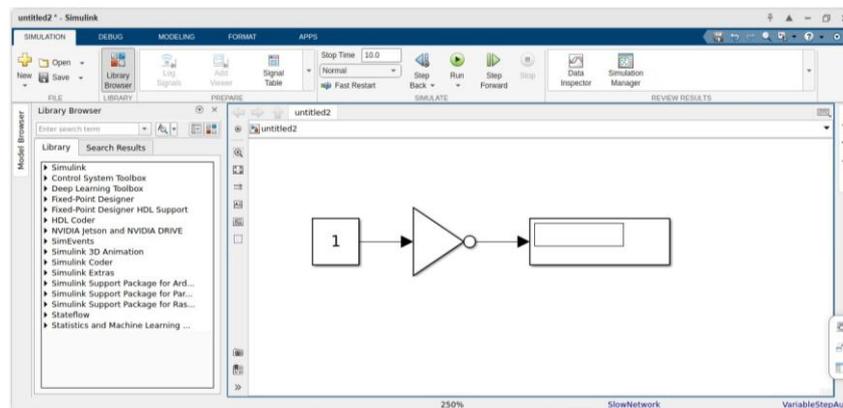
Pada Simulink dilanjutkan dengan membangun model gerbang logika OR, sehingga pada *Library Browser* dapat dipilih *Logical Operator* berupa gerbang OR, seperti yang ditunjukkan pada gambar 11. Pada gerbang logika OR yang dibangun dengan Simulink diperoleh nilai output dapat sesuai dengan teorema gerbang logika OR, dimana Output akan bernilai 1 (*high*) jika salah satu inputan atau semua inputan bernilai 1 (*high*), dan output akan bernilai 0 (*low*) jika kedua inputan bernilai 0 (*low*).



Gambar 11. MATLAB SIMULINK – Model Gerbang Logika OR

### 3. Gerbang Logika NOT

Pada Gerbang Logika NOT, karena berbeda dengan gerbang yang lainnya, maka pada pengujiannya digunakan 1 inputan, seperti yang ditunjukkan pada gambar 12.



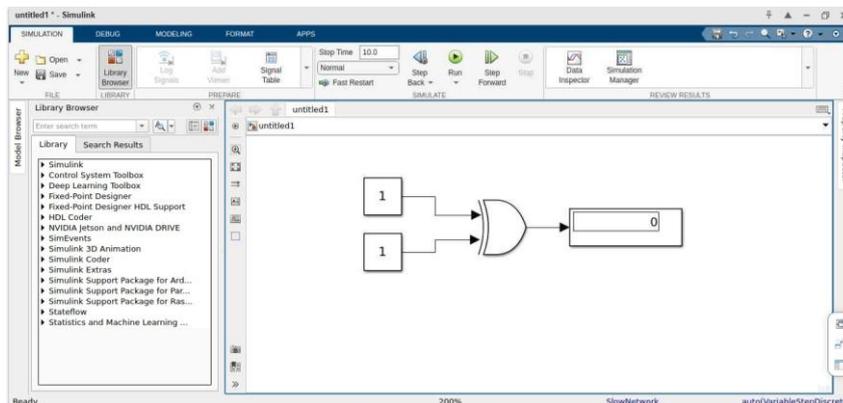
Gambar 12. MATLAB SIMULINK – Model Gerbang Logika NOT

Pada pengujian diperoleh hasil luaran sesuai teorema yaitu berupa nilai kebalikan, dimana ketika kondisi input bernilai 1 (*high*) maka output akan bernilai 0 (*low*), dan sebaliknya jika input bernilai 0 (*low*) maka output akan bernilai 1 (*high*).

### 4. Gerbang Logika XOR

Gerbang logika XOR (Exclusive OR) mirip dengan gerbang logika OR, untuk membangun gerbang logika XOR pada *Library Browser* dapat dipilih *Logical Operator* berupa gerbang logika XOR, seperti yang ditunjukkan pada gambar 13.

Pada pengujian gerbang logika XOR dengan Simulink diperoleh hasil luaran sesuai teorema yaitu ketika semua input bernilai sama yaitu 1 (*high*) atau 0 (*low*), namun jika inputan memiliki nilai yang berbeda maka output akan bernilai 1 (*high*).



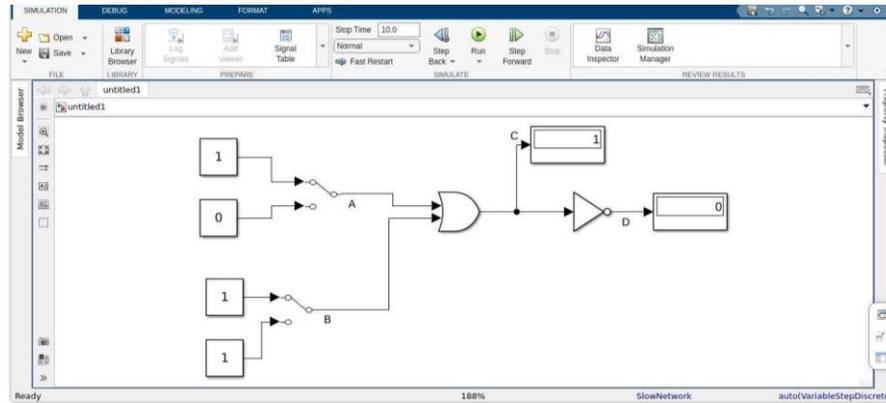
Gambar 13. MATLAB SIMULINK – Model Gerbang Logika XOR

## B. Pengujian dengan Kombinasi Gerbang Logika

Kombinasi gerbang logika sering digunakan untuk membentuk fungsi logika yang lebih kompleks, dalam pengujian gerbang logika berkomunikasi dilakukan percobaan untuk menguji kombinas 2 gerbang dan 3 gerbang logika.

### 1. Kombinasi 2 Gerbang Logika Dasar

Kombinasi 2 gerbang logika dilakukan percobaan dengan kombinasi gerbang OR dan gerbang NOT dengan Simulink seperti yang ditunjukkan pada gambar 14. Pada 1 menunjukkan output pada gerbang OR (A.B) dan Output akhir pada gerbang NOT ( $\overline{A \cdot B}$ ). Dari gambar 14 terlihat setiap gerbang saling berhubungan, dimana *Constant* A dan B menjadi input gerbang OR, hasil output dari gerbang OR (A.B) menjadi input gerbang NOT dan hasil akhir ditunjukkan pada luaran NOT ( $\overline{A \cdot B}$ ).



Gambar 14. Kombinasi 2 Gerbang Logika yaitu Gerbang OR dan NOT

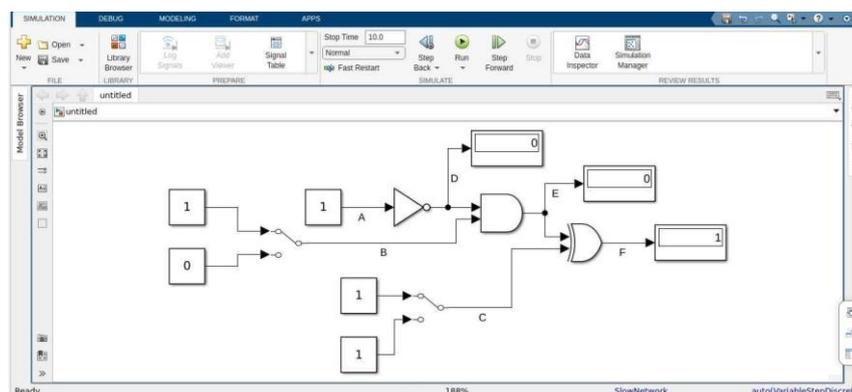
Dari tabel diperoleh hasil output dengan pengujian menggunakan Simulink sesuai dengan teorema gerbang logika yang digunakan, dimana hasil luaran berupa input dari proses logika OR yang dihubungkan dengan gerbang NOT. Hasil operasi dengan menggunakan Simulink, kombinasi 2 gerbang logika dasar OR dan NOT, ditunjukkan dalam tabel kebenaran pada Tabel 2.

Table 2. *Table Truth* Kombinasi 2 Gerbang

A	B	$C = A \cdot B$	$D = \overline{A \cdot B}$
0	0	0	1
0	1	1	0
1	0	1	0
1	1	1	0

### 2. Kombinasi 3 Gerbang Logika Dasar

Pada kombinasi 3 Gerbang Logika dilakukan percobaan dengan kombinasi gerbang Not, gerbang AND dan gerbang XOR dengan Simulink seperti yang ditunjukkan pada gambar 15. Dari gambar 15 terlihat masing-masing gerbang saling terhubung, dimana *Constant* A menjadi inputan pada gerbang NOT dan hasil outputnya ( $\overline{A}$ ) dan *Constant* B menjadi input pada gerbang AND, hasil XOR sebagai input beserta C, sehingga diperoleh putput akhir berupa luaran hasil proses dari gerbang XOR C XOR D). Tabel 2 menunjukkan hasil output dari Simulink. Berdasarkan hasil pengujian dengan menggunakan Simulink, diperoleh hasil output sesuai dengan teorema gerbang logika dasar, dimana hasil output akhir berupa proses dari gerbang logika XOR.



Gambar 15. Kombinasi 3 Gerbang Logika yaitu Gerbang NOT, AND dan XOR

dari hasil operasi dengan kombinasi 3 gerbang logika diatas, diperoleh hasil operasi yang ditunjukkan dalam tabel kebenaran seperti yang ditunjukkan pada Tabel 3.

**Tabel 3. Table Truth Kombinasi 3 Gerbang**

A	B	C	$D = \bar{A}$	$E = D + B$	$F = C \oplus E$
0	0	0	1	0	0
0	0	1	1	0	1
0	1	0	1	1	1
0	1	1	1	1	0
1	0	0	0	0	0
1	0	1	0	0	1
1	1	0	0	0	0
1	1	1	0	0	1

### C. Analisa dan Pembahasan

Berdasarkan hasil Pengujian gerbang logika yang dilakukan dengan menggunakan Simulink terlihat hasil luaran sesuai dengan teorema masing-masing gerbang logika yang digunakan. Sehingga perangkaian dapat dilakukan dengan menggunakan Simulink pada MATLAB.

## IV. KESIMPULAN DAN SARAN

### 1. Kesimpulan

Dari hasil pengujian gerbang logika dasar yang dilakukan menggunakan Simulink pada MATLAB menunjukkan hasil yang sesuai dengan teorema gerbang logika dasar hasil ini ditunjukkan dengan percobaan 1 gerbang logika berupa gerbang AND, OR, NOT dan XOR. Untuk pengujian yang lebih kompleks digunakan kombinasi 2 dan 3 gerbang logika, diperoleh hasil output sesuai dengan teorema gerbang logika. Hal ini menunjukkan bahwa rangkaian digital dapat dirancang dan dianalisa dengan menggunakan Simulink pada MATLAB

### 2. Saran

Dalam penelitian ini disarankan untuk dapat memahami teorema dasar mengenai gerbang logika dasar, sebelum melanjutkan ke simulasi yang lebih kompleks.

## DAFTAR PUSTAKA

- Alhibarsyah, & Sari, Y. (2023). Simulasi Gerbang Logika menggunakan Aplikasi Elctronic Workbench (EWB). *11*(1).
- Dalimunthe, A., Affandi, M., & Dodi Suryanto, E. (2021). Pengembangan Modul pratikum Teknik Digital Model ADDIE. *Jurnal TIK dalam Pendidikan*, *8*(1), 17-22.
- Firmansyah, A. T., Gelen, V. D., Nugroho, A., & Ariwibowo, D. (2022). Simulasi Flip flop menggunakan MATLAB. *SENTER*, 20-25.
- Karris, S. T. (n.d.). *Digital Circuit Analysis and Design with Simulink Modeling and Introduction to CPLDs and FPGAs Second Edition*. Florida: Orchard Publications.
- Muchlas. (2020). Buku Ajar Teknik Digital Untuk Mahasiswa Teknik Elektro dan Program Studi Serumpun. In M. Dr. Muchlas, *Buku Ajar Teknik Digital Untuk Mahasiswa Teknik Elektro dan Program Studi Serumpun* (pp. 25-41). Yogyakarta: Universitas Ahmad Dahlan.
- Parinduri, I., & Hutagalung, S. N. (2018). Perangkaian Gerbang Logika dengan menggunakan Matlab (SIMULINK). *JURTEKSI (Jurnal Teknologi dan Sistem Informas)*, 63-70.
- Peasley, E. (2018). *An Introduction to Using Simulink*. Oxfor: Department of Engineering Science, University of Oxford adapted and updated by Dr I. F. Mear Using MATLAB 2017b and MATLAB 2018b.
- Salahuddin, & Fadhli. (2022). Perancangan Sistem Digital. In S. S. Salahuddin, & S. Fadhli, *Buku Ajar Perancangan Sistem Digital* (p. 15). Lhokseumawe: Politeknik Negeri Lhokseumawe.